

JAPAN PATENT OFFICE (JP)
PATENT APPLICATION PUBLICATION
PATENT PUBLICATION OFFICIAL REPORT (A)
SHO61-141174

Int. Cl. 4 H 01 L 27/14, H 04 N 5/335

IDENTIFICATION NUMBER:

IN-OFFICE SERIAL NUMBER : 7525-5F, 8420-5C

PUBLICATION: June 28, 1986

SUBSTANTIVE EXAMINATION: NOT REQUESTED

THE NUMBER OF INVENTION: 1 (total 4 pages)

1. Title of the Invention: Solid state image pickup device

Patent Application Sho 59-263366

Application December 13, 1984

2. Inventor(s)

Address: 3-3-5, Yamato, Suwa-shi
Suwa Seiko-sha

Name: Tetsuyoshi TAKESHITA

Address: 3-3-5, Yamato, Suwa-shi
Suwa Seiko-sha

Name: Hajime KURIHARA

Address: 3-3-5, Yamato, Suwa-shi
Suwa Seiko-sha

Name: Hideaki OKA

Address: 3-3-5, Yamato, Suwa-shi
Suwa Seiko-sha

Name: Kazumasa HASEGAWA

3. Applicant

Address: 2-4-1, nishi-shinjuku, Shinjuku-ku, Tokyo

Name: SEIKO EPSON CORPORATION

4. Attorney

Patent attorney: Tsutomu MOGAMI

SPECIFICATION

1. Title of the Invention

Solid state image pickup device

2. Scope of Claim for Patent

5 1. A solid state image pickup device of a type of detecting an amount of stored/discharged charges by a light receptive element formed on an insulating substrate, characterized in that a capacitor is provided with an upper electrode in parallel with said light receptive element by oxidizing a portion of a lower electrode of the light receptive element.

10 2. The solid state image pickup device according to claim 1 characterized in that an amorphous silicon is used as the light receptive element, chromium or aluminum is used as the lower electrode and an additional capacitance of an oxide film is formed simultaneously with photoetching the amorphous silicon film.

15 3. Detailed Description of the Invention

"Field of the Invention in Industry"

The present invention relates to a solid state image pickup device utilizing solid state image pickup elements.

"Prior art"

20 Conventionally, CCD type or MOS type is practicable as a solid state image pickup element. In compared with an image pickup tube, the solid state image pickup element is proof against vibration and clash. The solid state image pickup element is characterized in very little power consumption to be used for a long span. Further, MOS type has bigger

25 numerical aperture and has no limit of the amount of transfer charge compared to CCD type, so that a lot of signal can be output. However, MOS type has a defect of occurring a great noise. Fig. 3 shows a drawing of typical MOS type circuit. Referring to the drawing, the cause of noise occurrence will be described. The noise is caused by horizontal MOS FET

30 switch which opens or closes a circuit. It is most serious problem, which causes in the case that a wiring capacitance on vertical lines V_1 to V_n is large and electrode- substrate capacitance of transistors formed on V_1 to V_n is large, so that noise charge which remains on the lines is read out. There is no comparison between the amount of noise and the capacitance of

the receptive portion, so that the S/N ratio is considerably decreased. In addition to the above mentioned problem of noise, there is one more problem of smear for both CCD type and MOS type. One of reasons is due to occurrence charge caused by light, which is incident upon the other portion 5 in addition to the receptive portion, is signal lines.

Therefore, elements in thin film form is formed by utilizing an insulator as a substrate, so that wiring capacitance is considerably reduced. Further, S/N ratio is increased by forming additional capacitor on the receptive element. For example, as the additional capacitor, a thin film 10 such as SiO_2 or Y_2O_3 is deposited in addition.

"Problem To Be Solved by The Invention"

However, in the above mentioned prior art, an additional thin film has to be formed in order to connect a receptive element with an additional capacitor. Therefore, process steps will increase to cause cost up. As a 15 result, noise will be caused because a thin film will not be formed uniformly.

Therefore, the present invention will solve the problem. An object of the present invention is to provide a solid state image pickup device having an additional capacitor with high evenness in parallel with the receptive element without increasing the process steps.

"Means To Solve The Problem"

The solid state image pickup device in the present invention is characterized in that the additional capacitor with high evenness can be easily formed in parallel with the receptive element by a method wherein a part of lower electrode of receptive element is oxidized by utilizing 25 receptive element portion as a mask to provide a capacitor between upper and lower electrodes.

In particular, the present invention is utilized an oxidation film formed by a method wherein receptive element is performed photoetching by the technique of dry etching using Freon gas comprising oxygen. Moreover, the 30 present invention utilizes an amorphous silicon for the portion of receptive element and a polycrystalline silicon for the drive portion, respectively. Through these procedures, the solid state image pickup device having small amount of smear can be formed increasing sensitivity and saturated light quantity.

"Performance"

According to the above mentioned structure in the present invention, an oxidation film formed on lower electrode of a receptive element will be

an additional capacitor between lower electrode and upper electrode. As a result, the solid state image pickup element having small noise will be formed increasing saturated light quantity and S/N ratio.

"Example"

5 Fig. 1 shows a configuration drawing in accordance with the present example of the present invention. Any receptive element or switching element can be used for a semiconductor substrate. In the present invention, an amorphous silicon photodiode is used as a receptive element, and poly-silicon TFT is used as a switching element, respectively. Fig. 2
10 shows an equivalent circuit of Fig. 1. In Fig. 1, (a) shows a cross sectional view and (b) shows a plan view. Process steps will be described as follows. A non-doped polycrystalline silicon layer 102 is formed on an insulating substrate 101 such as quartz glass and after forming a gate insulating film by thermal oxidation, a second polycrystalline silicon 103 to be a gate
15 electrode is formed to be also a gate line. Subsequently, ion is implanted to provide a source and drain electrode. Then, after forming SiO_2 or the like as an interlayer insulating film 104, a contact hole is formed and a vertical line 105 is formed with a conductive material such as Al, upon which a polyimide resin or the like 106 is formed for leveling as an interlayer
20 insulating film. Usually, poly-silicon TFTs are formed by the above mentioned method. Significant process steps according to the present invention will be described as follows. After forming a contact hole on the interlayer insulating film, a conductive thin film 107 is formed by using such as Cr or Al as lower electrode of pixel. This conductive thin film 107
25 should be easily oxidized and the oxide film should be high resistivity and dense since it is oxidized after the formation of the receptive film 108 using the receptive film(a photo resist may be disposed thereon) as a mask in order to form an additional capacitor. As an oxidation method, it can be considered various kinds of method, however, in case that a receptive film
30 108 is etched by plasma using oxygen and Freon, an oxidation film 109 is formed as a necessary result, so that there is no need to add oxidation process. After oxidation by the method, oxide plasma treatment may be further conducted, or oxidation with thermal nitric acid or steam oxidation may be conducted. Table 1 shows a characteristic example of forming a
35 lower electrode 107 by using oxidation of Cr and Al-Si and in accordance with the present example. Here, the receptive film thin 108 is an amorphous silicon (referred to a-Si, hereinafter) formed by GD plasma CVD,

and 110 may be any transparent conductive electrode (upper electrode), here, ITO.

Table 1

| CONDITION | ELEMENT CAPACITY (pF/100 μ m ²) | INSULATION PROPERTY |
|---|--|---------------------|
| (1) a-Si is etched by using CF ₄ +O ₂ | 0.2 | good |
| (2) O ₂ plasma treatment in addition to (1) | 0.5 | best |
| (3) thermal nitrate treatment in addition to (1) | 0.5 | good |
| (4) using Al-Si as electrode with condition (2) | 0.2 | regular |
| (5) oxidation by steam using Al-Si as electrode | 0.3 | good |

Note) An electrode used in conditions (1) to (3) is Cr.

5 In the table 1, an amount of the element capacity is calculated by adding capacitance of a-Si to additional capacitor of an oxidation film. The capacitance of a-Si is approximately 0.01pF/100 μ m². Regarding to the uniformity, the condition (3) is best of all. Under the condition (3), dispersion of all elements is within a range of $\pm 1\%$, and under the other 10 conditions, it is within a range of $\pm 2.5\%$. In any way, it is easier than the case of forming SiO₂ or dielectric thin film in additional process and probability of dispersion is small. (in case of SiO₂, the dispersion is within a range of $\pm 5\%$)

15 Referring to the equivalent circuit in Fig. 2, through the above mentioned process, the circuit is provided with an additional capacitor Ca in parallel with the receptive element Dil.

Moreover, metal is used as a lower electrode in the above mentioned example. Instead of using the metal, by using low resistance amorphous silicon which is doped impurities, an oxidation may be performed to form 20 SiO₂ in order to use the SiO₂ as an additional capacitor.

"The effect of the Invention"

As mentioned above, according to the present invention, since the additional capacitor having a high uniformity can be formed extremely

easily and inexpensively without increasing the process steps by using the pattern of a thin film receptive element as a mask, it is possible to easily obtain excellent solid image pickup devices with low cost having a large S/N ratio and a large saturated light quantity.

5 4. Brief Explanation of The Drawings

Fig. 1 is example of a solid state image pickup device in the present invention wherein (a) is a cross sectional view and (b) is a plan view.

Fig. 2 is a equivalent circuit drawing of the example.

Fig. 3 is a usual circuit drawing of MOS type solid state image pickup
10 device.

101---substrate

103---gate electrode

105---vertical line

107---lower electrode

15 108---receptive thin film

109---oxidation film

110---upper electrode

Applicant Suwa seiko-sha

Attorney Tsutomu Mogami

⑱ 公開特許公報 (A)

昭61-141174

⑲ Int. Cl.

H 01 L 27/14
H 04 N 5/335

識別記号

庁内整理番号

7525-SF
8420-5C

⑳ 公開 昭和61年(1986)6月26日

審査請求 未請求 発明の数 1 (全4頁)

㉑ 発明の名称 固体摄像装置

㉒ 特 願 昭59-263366

㉓ 出 願 昭59(1984)12月13日

| | | | |
|-------|--------------|------------------|------------|
| ㉔ 発明者 | 竹下哲義 | 諏訪市大和3丁目3番5号 | 株式会社諏訪精工舎内 |
| ㉔ 発明者 | 栗原一 | 諏訪市大和3丁目3番5号 | 株式会社諏訪精工舎内 |
| ㉔ 発明者 | 岡秀明 | 諏訪市大和3丁目3番5号 | 株式会社諏訪精工舎内 |
| ㉔ 発明者 | 長谷川和正 | 諏訪市大和3丁目3番5号 | 株式会社諏訪精工舎内 |
| ㉔ 出願人 | セイコーエプソン株式会社 | 東京都新宿区西新宿2丁目4番1号 | |
| ㉔ 代理人 | 弁理士 最上務 | | |

明細書

1. 発明の名称

固体摄像装置

2. 特許請求の範囲

(1) 絶縁性著板上に形成した受光電子の蓄積電荷量を検出する形式の固体摄像装置について、該受光電子の下部電極の一部を複化することで上部電極との間に受光電子と並列に蓄積を設けたことを特徴とする固体摄像装置。

(2) 受光電子として非晶質シリコン、そして下部電極にクロムもしくはアルミニウムを用いた受光電子で、非晶質シリコンのフォトニッケルと同時に複化質の付加蓄積成分を形成することを特徴とする特許請求の範囲第1項記載の固体摄像装置。

3. 発明の詳細な説明

(実用上の利用分野)

本発明は、固体摄像電子を用いた固体摄像装置に関するものである。

(従来の技術)

従来、固体摄像電子としてCCD型やCMOS型が实用化されている。固体摄像電子は摄像管に比べて価格や質量に強く、消費電力が少なく、長寿命であるなどの特徴がある。さらに、CCD型とCMOS型を比べると、CMOS型はCCD型よりも構造が大きくで、転送電荷量の制限がなく、大きな信号量を取り出せる。しかし、CMOS型は複数が大きいという欠点を有する。第3回に代表的なMOS型の回路構式図をのせる、この図を用いて複数の発生原因をのべると、最大の問題は水平40段アローでサイクルの開始とともに立ち上がり、これは垂直タイミング、データの配列位置が大きく、さらにV₁～V₄についているトランジスタの電圧一蓄積容量が大きいためにタイミングによっている複数電荷を読み出してしまうことによる。これらは、電子部の容量に比べて非常に小さいためにヨリその大きさを低下せつながらる。以上の

難点の如きに解決しなければならない問題点とスミアがある。これはCCDカメラもCMOSカメラも用われその原因の一つに受光部以外に入射した光による光电流が感光ラインに漏入することによる。

そこで、高吸光絶縁物を用いて電子を導導化することで漏光电流を大きく低減させ、さらに受光電子に対する付加容量をかけてS/N比を上げる方法が考案される。たとえば、付加容量としてSiO₂やY₂O₃などの薄膜を新たに設ける方法がある。

(発明が解決しようとする問題点)

しかし前述の従来技術では受光電子に対する付加容量を実現するのに新たに薄膜をかけてやらねばならないために製造工程が増えてしまいコストが増加するとともに、薄膜が均一に形成されにくいために複数に繋びつくことになる。

そこで本発明はこのようないくつかの問題点を解決するもので、その目的とするところは、製造工程を増やすことなく均一な付加容量を受光電子に並列にかけた固体導導装置を提供するところにある。

(問題点を解決するための手段)

本発明の固体導導装置は、受光電子部分をアーチとして受光電子の下部電極の一部を酸化化することで形成される酸化層が上部電極との間で付加容量とすることで、容易に均一な付加容量が受光電子と並列にかけができるのを特徴とする。

また受光電子のフォトエレキシングに酸素含有のフレオンガスを用いたドライエニーナシング技術を用いることで必然的にできる酸化層を利用する。また、受光電子部分に非晶質シリコンを用い、ドライエニーナシングに多結晶シリコンを用いることでスミアの少ない高感度かつ饱和光量の大きい固体導導電子となる。

(作用)

本発明の上記の構成によれば、受光電子の下部電極に形成される酸化層が下部電極と上部電極の間で電子の付加容量となり、饱和光量を出すとともに高S/N比の低感度固体導導電子となる。

(実施例)

第1図は、本発明の実施例における構造図であ

る。受光電子及びスマートエレメントは半導体導導をもつたるものでも利用は可能であるが、ここでは受光電子として非晶質シリコンのフォトダイオード、スマートエレメントとして多結晶シリコンを用いて代表させ。第2図は第1図の等価回路である。第1回路において(1)は平面図、(2)は平面図であり、製造工程としては以下に示す様になる。石英ガラスなどの絶縁基板101 上にノンドープの多結晶シリコン層102を形成、熱酸化法でゲート絶縁層を形成後にゲート電極となる第2の多結晶シリコン層103を形成する。これはまたゲート・ラインとなる。その後にイオン打込み等によりゲースとドレイン電極を形成する。次に背面接合層104としてSiO₂などを形成した後、コンタクトホールを形成し垂直ライン105をなどの導電性物質で形成し、その上に背面絶縁層を形成して平面化のためポリイミド樹脂層を106として形成する。以上は一般的な多結晶ポリシリコンゲートの形成方法であり、これから後が本発明を用いて複数の工程で構成される。

第3回路を形成した後に表面の下部電極としてCrやAlなどを導電性導導層107を形成するが、ここでこの導導は108の受光層を形成する。この受光層(ホトレジストがついている場合もある)をノスクトして107の導電性導導層を酸化して付加容量層109とするため、酸化が容易で酸化層が高感度で最もでなくてはならない。酸化方法としては複数の方法が考案されるが、109の受光導導層を酸素とフレオンのプラズマでエチングする場合に必然的に酸化層109が形成され、なんら酸化工程を増やす必要はない。この方法で酸化した後にまた酸素プラズマ処理したり、熱酸化などで酸化してもしく、水蒸気酸化などもよい。本実施例でこれらの酸化方法でCrとAl-Siを下部電極107として形成の構造を示す。ここで、109の受光導導層はコアラズマCVD法で形成した非晶質シリコン(以下、a-Siと略す)、110は透明電極(上部電極)をもつたるものでもよいが、ここではITOを用いている。

| 要件 | 電子容量/ μ A/100 μ m ² | 絶縁性 |
|---|--|-----|
| (1) $CF_4 + O_2$ で α -Si _x エッチャング | 0.2 | 良 |
| (2) (1)に加えて O_2 プラズマ処理 | 0.5 | 優良 |
| (3) (1)に加えて 熱酸化処理 | 0.5 | 良 |
| (4) 電極に Al-Si を用い (2)の条件 | 0.2 | 良 |
| (5) 電極に Al-Si を 用いて水蒸気で酸化 | 0.3 | 良 |

注) (1)～(3)の下部電極は Al である。

第 1 表

第 1 表で電子容量は α -Si の容量と酸化膜の付加容量との和であるが、 α -Si の容量は 10μ A/ 100μ m² 程度である。均一性に関しては、(3)の条件がもっとも良く全電子でのバラツキは ±1% 以内であり、他は ±2.5% 以内である。いずれにし

徊は断面図で、(b)は平面図である。

第 2 図は実施例の断面回路図である。

第 3 図は一例的な MOS 型固体摄像装置の回路図である。

- 101 …… 基板
- 103 …… ゲート電極
- 105 …… 垂直ティン
- 107 …… 下部電極
- 108 …… 受光薄膜
- 109 …… 酸化膜
- 110 …… 上部電極

以上

出願人 株式会社 電動精工舎

代理人 特許士 最上



てもこれらは SiO_2 や誘電薄膜を別途形成する場合よりも簡便である。バラツキも少ない (SiO_2 の場合は ±5% 程度)。

第 2 図の断面回路でみると、以下の工程により受光電子 Diode と付加容量 Di が並列についた回路となる。

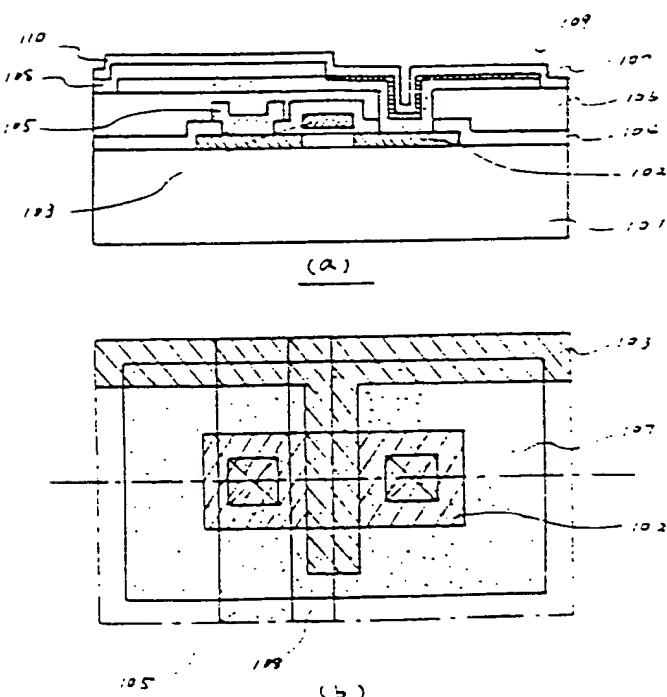
また上記例では下部電極として金属を用いたが不純物ドーピングされた低抵抗非晶質シリコンを用いて、酸化を行ない SiO_2 を形成して付加容量として用いることもできる。

(発明の効果)

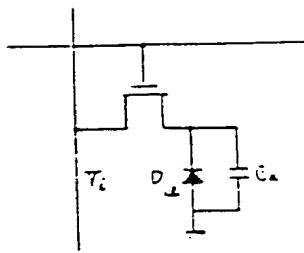
以上述べたように本発明によれば、導体受光電子のパターンをマスクとして製造工程を省略することなく、簡便に均一性の高い付加容量を形成できるため S/N 比が大きく、饱和容量の大きいすぐれた固体摄像装置を低コストで容易に構成することができる。

4. 図面の簡単な説明

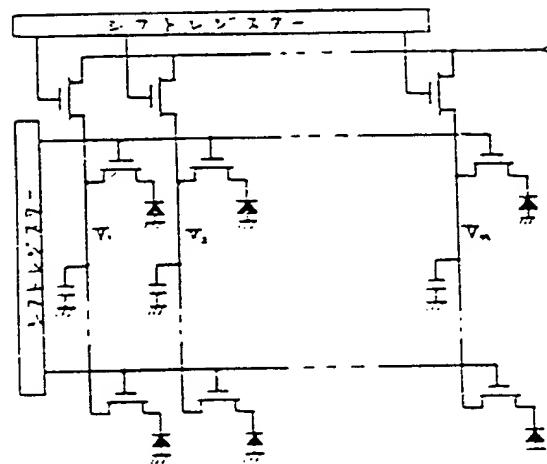
第 1 図は本発明の固体摄像装置の実施例であり



第 1 図



第2図



第3図